PATENT ABSTRACTS OF JAPAN

(11)Publication number:

03-094460

(43)Date of publication of application: 19.04.1991

(51)Int.CI. H01L 23/50 H01L 21/60

(21)Application number : 01-231135 (71)Applicant : SHINKO ELECTRIC IND CO LTD

(22)Date of filing: 06.09.1989 (72)Inventor: FUKASE KATSUYA

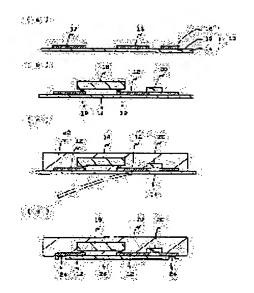
TANAKA MASATO

(54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

(57) Abstract:

PURPOSE: To reduce occurrence rate of defective products by a method wherein one face, on which a semiconductor chip has been mounted, of a circuit pattern is resin-sealed collectively including the semiconductor chip and the circuit pattern and a terminal part for external connection use is formed on the other face of the circuit pattern.

CONSTITUTION: Bumps 19 are formed in advance on a semiconductor chip 18; bonding parts of a circuit pattern 12 are aligned with the bumps 19; the semiconductor chip 18 is pressurized, heated and connected. Then, only one side of a base film 14 on which the semiconductor chip 18 has been mounted is resin— sealed; the base film 14 of a transcription film 10 is stripped off from a sealing resin 22; thereby, the circuit pattern 12 is exposed. When an electrolytic copper foil is used for a metal layer 16 of the transcription film 10, a mirror surface of the metal layer 16 is exposed. Contact parts of the circuit



pattern 12 of an obtained semiconductor device are plated with gold; the semiconductor device is mounted on an electronic apparatus or the like as a module for mounting use. Thereby, reliability of the semiconductor device whose production process has been simplified effectively can be enhanced.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁(JP)

(12) 公開特許公報 (A) (11) 特許出願公開番号

特開平3-94460

(43)公開日 平成3年(1991)4月19日

(51) Int. C1. 5

識別記号 庁内整理番号

311 R

FΙ

技術表示箇所

H 0 1 L 23/50 H 0 1 L 21/60 R

H O 1 L 23/50

HO1L 21/60

311 R

審査請求 有 (全8頁)

(21) 出願番号 特願平1-231135

(22)出願日

平成1年(1989)9月6日

(71)出願人 999999999

新光電気工業株式会社

長野県長野市大字栗田字舎利田711番地

(72)発明者 深瀬 克哉

長野県長野市大字栗田字舎利田711番地

新光電気工業株式会社内

(72) 発明者 田中 正人

長野県長野市大字栗田字舎利田711番地

新光電気工業株式会社内

(74)代理人 綿質 隆夫 (外1名)

(57) 【要約】本公報は電子出願前の出願データであるた め要約のデータは記録されません。

^{(54) 【}発明の名称】半導体装置およびその製造方法

【特許請求の範囲】

1. 半導体チップと回路パターンとがフリップチップ法 あるいはTAB方式によって接続され、

回路パターンの前記半導体チップが搭載された一方の面 側か、半導体チップ、回路パターンを含めて一体的に樹 脂封止され、

回路パターンの他方の面に外部接続用の端子部が設けられたことを特徴とする半導体装置.

- 2. 外部接続用の端子部等の所要個所を除いて、回路パターンの他方の面が電気的絶縁性を有するフィルムによ 10って被覆されたことを特徴とする請求項1記載の半導体装置.
- 3. 電気的絶縁性を有するベースフィルム上に剥離可能 に金属層が設けられた転写フィルムの金属層をエッチン グして回路パターンを形成し、

該回路パターンにフリップチップ法あるいはTAB方式 により半導体チップを接続し、前記転写フィルムの半導 体チップが搭載された一方の面側を、半導体チップ、回 路パターンを含めて一体的に樹脂封止し、

前記ベースフィルムを封止樹脂から剥離除去することを 20 特徴とする半導体装置の製造方法.

4. i?!気的絶縁性を有するベースフィルム上に回路パターンを形成し、

該回路パターンにフリップチップ法あるいはTAB方式により半導体チップを接続し、前記ベースフィルムの半 導体チップが搭載された一方の面側を、半導体チップ、 回路パターンを含めて一体的に樹脂封止し、

ベースフィルムをエッチングして、回路パターンのうち 外部接続用の端子部等の所要部位を露出させることを特 徴とする半導体装置の製造方法。

5. 金属ベース上に金めつき層等の非エッチング金属層により回路パターンを形戊し、該回路パターンにフリップチップ法あるいはTAB方式によって半導体チップを接続し、金属ベースの半導体チップが搭載された一方の面側を、半導体チップ、回路パターンを含めて一体的に樹脂封止し、

前記金属ベースのみをエッチング除去することを特徴とする半導体装置の製造方法. 6. 金属ベース上にフリップチップ法あるいはTAB方式により半導体チップを接続搭載し、金属ベースの半導体チップが搭載された一方 40の面側を、半導体チップ、TABテープを含めて一体的に樹脂封止し、

金属ベースの露出面にレジストパターンを設けて金属ベースをエッチングすることによって回路パターンを形成することを特徴とする半導体装置の製造方法.

【発明の詳細な説明】

(産業上の利用分野)

本発明は半導体チップ及び所要の回路部品等が一体的に 樹脂封止されて提但される半導体装置及びその製造方法 に関する. (従来技術)

半導体装置は電子装置をはじめきわめて多種類の製品に ひろく利用されており、ICカードといった小形製品に も利用されるようになっている。

2

これら製品で用いられる半導体装置の実装方式には,パッケージに半導体チップを搭載してパッケージごと回路 基板に実装するパッケージ方式と、回路基板に半導体チップをじかに接続するペアチップ方式とがある。

前記のパッケージ方式の場合は、パッケージ内に半導体 チップが封止されて保護されているので、取り扱いがき わめて容易であり、実装が容易にでき、また耐環境性に 優れている等の特徴がある。

これに対し、ペアチップ方式は回路基板にじかに半導体 チップを接続するから、小面積で実装でき、高密度実装 が可能になるという特徴がある。

(発明が解決しようとする課題)

上記のように、回路基板等に半導体チップを搭載する方法には、パッケージ方式あるいはペアチップ方式があるが、いずれも半導体チップ等のそれぞれ別体に作威した部品を別々に実装しているため、製造工数が複雑になって装置の信頼性が劣ること、装置の小形化が制限されること等の問題点があった。

また、半導体チップは回路基板等の接続用基板に実装されるから、ICカードのようなきわめて薄形に形成される装置においては基板の厚さが薄形化を阻むという問題点があった。

そこで、本発明は上記問題点を解消すべくなされたものであり、その目的とするところは、半導体チップと回路部品等を容易に一体的に搭載することができ、製造工数を減少させることができて、製造コストを下げることができると共に、1!i造プロセスを面略化することによって不良品の発生率を低下させ、装置の信頼性を高めることができ、また、装置の小形化、薄形化が達成できて高密度実装を可能とする半導体装置及びその好適な製造方法を提供しようとするものである。

(課題を解決するための手段)

本発明は上記目的を達或するため次の構或をそなえる. すなわち、半導体チップと回路パターンとがフリップチップ法あるいはTAB方式によって接続され、回路パターンの前記半導体チップが搭載された一方の面側か、半導体チップ、回路パターンを含めて一体的に樹脂封止され、回路パターンの他方の面に外部接続用の端子部が設けられたことを特徴とする。また、前記外部接続用の端子部等の所要個所を除いて、回路パターンの他方の面が電気的絶縁性を有するフィルムによって被覆されたことを特徴とする.

また、その製造方法においては、電気的絶縁性を有する ベースフィルム上に剥離可能に金属層が設けられた転写 フィルムの金属層をエッチングして回路パターンを形成 し、該回路パターンにフリップチップ法あるいはTAB

50

30

,加熱して接続する.

載する.

方式により半導体チップを接続し、前記転写フィルムの 半導体チップが搭載された一方の面側を、半導体チップ 、回路パターンを含めて一体的に樹脂封止し、前記べー スフィルムを封止樹脂から剥離除去することを特徴とし 、また、電気的絶縁性を有するベースフィルム上に回路 パターンを形成し, 該回路パターンにフリップチップ法 あるいはTAB方式により半導体チップを接続し、前記 ベースフィルムの半導体チップが搭載された一方の面側 を、半導体チップ、回路パターンを含めて一体的に樹脂 封止し、ベースフィルムをエッチングして、回路パター 10 ンのうち外部接続用の端子部等の所要部位を露出させる ことを特徴とし、また、金属ベース上に金めつき層等の 非エッチング金属層により回路パターンを形成し、該回・ 路パターンにフリップチップ法あるいはTAB方式によ って半導体チップを接続し、金属ベースの半導体チップ が搭載された一方の面側を、半導体チップ、回路パター ンを含めて一体的に樹脂封止し、前記金属ベースのみを エッチング除去することを特徴とし、また、金属ベース 上にフリップチップ法あるいはTAB方式により半導体 チップを接続搭載し、金属ベースの半導体チップが搭載 20 された一方の面側を、半導体チップ、TABテープを含 めて一体的に樹脂封止し、金属ベースの露出面にレジス トパターンを設けて金属ベースをエッチングすることに よって回路パターンを形成することを特徴とする.

(実施例)

以下本発明の好適な実施例を添付図面に基づいて詳細に 説明する.

〔第1実施例〕

第1図は本発明に係る半導体装置の製造方法を示す説明 ることを特徴とする.

転写フィルムはベースフィルム上に金属層を剥離可能に 接合したものであるが、第1図0)は転写フィルム10 の金属層にレジストパターンを形成した後、エッチング を施して回路パターン12を形成した状態を示す. 回路 パターン12は半導体チップが接続されるボンディング 部及び信号線路,回路部品接続部、外部接続用の端子部 等を含む. 14は転写フィルムのベースフィルム、15 は剥離層、16は金属層である、金属層16としては電 解銅箔が好適に利用でき、ベースフィルム14に電解鋼 40 箔の鏡面側を接合することにより転写フィルムとするこ

第2図に電解鋼箔を用いた転写フィルム10の拡大図を 示す. 図のように、電解銅箔はその表面が複雑な凹凸が 形或された粗面に形或されるから、粗面を封止樹脂側に して後述する樹脂封止を行うことにより、表面の凹凸に よるアンカー効果によって回路パターン12と封止樹脂 が強固に接合するという利点がある。

第1図(b)は回路パターン12に半導体チップ18と 回路部品20を接続した状態を示す.ここではブリップ 50 チップ法によって半導体チップ18を接続する例を示す . この場合は半導体チップ18にはあらかじめバンプ1 9を形威しておき、回路パターン12のボンディング部 とバンプ19を位置合わせし、半導体チップ18を加圧

なお、半導体チップ18を確実にボンディングするため 半導体チップ18が接合される回路パターン12のボ ンディング部にはあらかじめ平滑処理および金めつき等 の表面処理を施すようにするとよい. 回路部品20はは んだ付け等によって接合する.

次に、半導体チップ18が搭載されたベースフィルム1 4の片面側のみ樹脂封止する. 22は封止樹脂である. 次に、転写フィルム10のベースフィルム14を封止樹 脂22から剥離する。これにより、回路パターン12が 露出する. 転写フィルム10の金属層16に上記の電解 鋼箔を用いた場合は、金属層16の鏡面が露出する. 得られた半導体装置の回路パターン12の接点部に金め つきを施し、実装用のモジュールとして電子装置等に搭

また,単体として利川するような場合は、第1図(d) のように端子部24を除く範囲に電気的絶縁性を有する 保護コーティング26を施して回路パターン12を保護 するようにするとよい、なお、上記実施例では、フリッ プチップ法によって半導体チップを接続したが、TAB 方式によって半導体チップを接続する場合も同様にして 製造することができる.

第3図にTAB方式による製造方法を示す. 図で27が TABテープである. TABテープ27はバンプ19に よって半導体チップ18に一括ボンディングされ、イン 図である. この製造方法においては転写フィルムを用い 30 ナーリード部分が樹脂封止される. 28は封止樹脂であ

> TABテーブ17が接続された半導体チップ18は第3 図(a)に示すように、転写フィルム10の回路パター ン12に合わせて接続される. 第3図山) は、TABテ ープ27を介して半導体チップ18を接続した後、回路 部品20等を搭載して樹脂封止した状態を示す. 樹脂封 止後は、ベースフィルム14を剥離し、上記実施例と同 様の方法にしたがって製造する.

〔第2実施例〕

第4図は本発明に係る半導体装置の第2の製造方法を示 す説明図である、この製造方法ではFPC (Flex ible printcd circuiL)を用いて 製造することを特徴とする。

第4図(a)はベースフィルム30に回路パターン12 を形成してFPCを形成した状態を示す. ベースフィル ム30にはポリイミド等の電気的絶縁性を有するフィル ムを用いる

次に、回路パターン12に半導体チップ18および回路 部品20を搭載する(第4図(b)). 半導体チップ1 8は上記実施例と同様にフリップチップ法によって接続

10

する.このため、半導体チップ18にはあらかじめバン ブ19を形或し、回路パターン12のボンディング部に 位置合わせして接続する。

次に、半導体チップ18が搭載されているベースフィル ム30の片面側を樹脂封止する(第4図(C))

次に、ベースフィルム30を部分的にエッチング除去し 、回路パターン12のうち端子部等の必要個所を露出さ せる。第4図(d)で24はベースフィルム30を除去 して形或した端子部である、端子部24には接点の信頼 性を維持するため金めっき等を施す.

こうして、半導体チップおよび所要の回路部品が一体的 に樹脂封止された半導体装置が得られる. この実施例の 半導体装置は、回路パターン12がベースフィルム30 によって被覆され、ベースフィルム30が前述した保護 コーティングを兼ねている.

この実施例の場合も前述した第1実施例と同様にTAB 方式によって半導体チップを搭載することができる.

なお. FPCを形或する際の金属層としては、前述し た第1実施例と同様に表面が粗面に形成される電解鋼箔 が使用できる。電解鋼箔を使用することにより回路パタ 20 ーンと封止樹脂22とが強固に接合できるという利点が ある.

〔第3実施例〕

第5図は本発明に係る半導体装置の第3の製造方法を示 す説明図である.この製造方法では金属ベースを用いる ことを特徴とする.

第5図(a)で32は薄平板状に形成した金属ペースで 、まず、この金属ベース32上に所定回路パターンにし たがって金めつき層34を設ける。

次いで、金めつき層34に半導体チップ18をフリップ 30 チップ法によって接続する。同時に所要の回路部品20 を搭載する(第5図(b)). 次に、半導体チップ18 および回路部品20. 金めつき層34を樹脂封止する(第5図{C})。

次に、金属ベース32全体をエッチングして除去する. 金めっきWI34はエッチングの際に除去されないから 、エッチング後は封止樹脂22の表面に金めつき層34 が露出する。これによって、金めつき層34からなる回 路パターンに半導体チップ18および回路部品20等が 接続されて封止された半導体装置が得られる。

第5図(d)は、端子部24を除いて、金めつき層34 を保護する保護コーティング26を施した状態である。 この実施例の製造方法では、金属ベース32をエッチン グで除去するから、金属ベース32としてはエッチング によって溶解除去しやすい金属、たとえば銅等を用いる のがよい。また、回路パターンは金めつきに限らず、金 属ベース32をエッチング除去する際に侵されない金属 を用いればよく、非エッチング金属層として形戊すれば よい。

。この例ではTAB方式による接続例を説明する。

第6図(a)は金属ベース32とこれに接続する半導体 チップ18を示す。半導体チップ18にはあらかじめT ABテープ27を一括ボンデイングしておく、29はリ ードを保持するサポートリングであるが、このサポート リングはなくてもかまわない。

半導体チップ18は第6図(b)に示すようにTABテ ープ27を介して金属ベース32の所定位置に接続する . また所要の回路部品20を金属ベース32に位置決め して接合する。

次に、金属ベース32の上記半導体チップ18および回 路部品20等を搭載した片面側を樹脂封止する。封止樹 脂22の下面側は金属ベース32に被覆されているから 、この金属ベース32の露出面にレジストパターン36 を設け、金属ベース32をエッチングして回路パターン 32 aを形戊する。第6図(d)は回路パターン32 a を形戊して半導体チップ18と回路部品20等を所定パ ターンで配線した後、回路パターン32aを保護コーテ ィング26によって保護し、金めつきを施した端子部2 4を形成した状態を示す。

こうして、第5図(d)と同様に半導体チップエ8等の 所要部品が組み込まれた半導体装置を得ることができる

なお、この金属ベース32をエッチングして製造する方 法においても、前述した電解銅箔が金属ベースとして好 適に使用でき、電解銅箔の粗而を封止樹脂側にすること によって回路パターン32aと封止樹脂22との接合性 を向上させることができる.この場合、半導体チップ1 8の接続部にはあらかじめ平滑処理、金めつき等を施し ておくのがよい。

また、この方法の場合もフリップチップ法で搭載するこ とが可能である。

以上、各実施例について説明してきたが、上記各例では いずれも、連続加工による量産が容易に可能となる。

第7図は長尺状の転写フィルムを用いた加工例を示す.

図で14は前記転写フィルム10のベースフィルムで、 ベースフィルム14上には回路パターンが繰り返しパタ ーンで形成され、同時に各回路パターンに接続して検査 用ライン40および電解めっきの導通をとるためのバス 40 ライン42が設けられる.

転写フィルムに対してはまず、金Hc層をエッチングし て回路パターンおよび検査用ライン40、バスライン4 2を形或する。次に、所定部位にめっきを施し、半導体 チップ、回路部品等を搭載し、樹脂封止する。第7図は 樹脂封止した状態を示す。

樹脂封止した後、ベースフィルム14を剥離除去し、次 いで封止樹脂22に保護コーティングを施す6この後、 端子部等に仕上げめっきを施し、検査用ライン40等の 不要部分を除去して各モジュールを単体に分離する。

第6図は、金属ベース32を用いる他の製造方法を示す 50 モジュール部をあらかじめ検査する場合は、樹脂封止し

た後、検査用ライン40の短絡部分を打ち抜いて行う。 図で44は回路を独立させるための打ち抜き部である。 こうして、半導体チップ、回路部品等が搭載されて樹脂 封止された半導体装置が得られる。

この製造方法においては、上記のようにしてめっき処理 等を含めて連続加工ができ、また製造途中において半導 体装置の検査を行うことができ、有効な製造方法とする ことができる。

なお、FPCを用いる例等においても同様に連続加工が 可能である。

以上の各実施例で説明した半導体装置の製造方法によれば、各種製品、用途に応じた機能を有する半導体装置を 製造することが容易にでき、各種機器に搭載して所要の 機能を発揮させることができる。

また、得られた半導体装置を単体としてみた場合、半導体チップは回路パターンに接続されているのみで、回路基板を使用しないから、装置の小形化、薄形化にきわめて有効である。これにより、ICカードのような小形製品にも容易に応用利用することが可能になる。

また、上記製造方法においてはフリップチップ法あるい 20 はTAB方式によって半導体チップを接続しているから、半導体チップを接続する面積が小さくて済み、高密度実装が可能となると共に、さらに薄形化を図ることができる。また、半導体チップおよび回路部品等が樹脂によって完全に封止して提供されるから耐環境性も向上するという利点がある。

以上、本発明について好適な実施例を挙げて種々説明したが、本発明はこの実施例に限定されるものではなく、 発明の精神を逸脱しない範囲内で多くの改変を施し得る のはもちろんのことである. (発明の効果)

本発明に係る半導体装置の製造方法によれば、半導体チップ及び回路パターン等が製造時に一体的に樹脂封止され、製造プロセスが効果的に簡略化でき、これによって半導体装置の信頼性を向上させることができると共に、製造コストを引き下げることが可能となる。また、各種製品、用途に応じた半導体装置が容易に得られ、半導体装置の小形化、薄形化が達成でき、高密度実装が可能になる等の著効を奏する。

4. 歯面の簡単な説明

第1図は半導体装置の製造方法の第1の実施例を示す説 40 明図、第2図は転写フィルムの断面図、第3図は半導体チップの他の搭載方法を示す説明図、第4図は半導体装置の製造方法の第2の実施例を示す説明図、第5図および第6図は第3の実施例および他の例を示す説明図、第7図は長尺状フィルムを用いた製造例を示す説明図である。

10・・・転写フィルム、12・・・回路パターン,14・・・ベースフイルム、18・・・半導体チップ、19・・・バンプ、20・・・回路部品、22・・・封止樹脂、24・・・端子部、250

6・・・保護コーティング、27・・・TABテープ、 28・・・封止樹脂、30・・・ベースフィルム、 32・・・金属ベース、 32a・・・回路パターン 、 34・・・金めつき層、 36・・・レジスト パターン、40・・・検査用ライン、 42・・・バス ライン。

図

面

図

第

10 1

特許出願人

新光電気工業株式会社

咽

义

面

第 5

図

) (

)

3 4

34

3 2

(b

)

18

(

30)

3 2

22

18

図

囲

第図

Ca)

18

(ь)

(c)

2 7

3 2

2 7

18

2 2

(d)

18

22

®日本国特許庁(JP)

訂正有り 即等計出願公開

◎ 公開特許公報(A) 平3-94460

長野県長野市大字栗田字舎利田711番地

®Int. Cl. 5

識別配号

庁内整理番号

❸公開 平成3年(1991)4月19日

H 01 L 23/50

311 R

9054-5F 6918-5F

審査請求 未請求 請求項の数 6 (全8頁)

会発明の名称

四代 理 人

半導体装置及びその製造方法

砂特 頤 平1-231135

❷出 願 平1(1989)9月6日

@発明者 深瀬

克 哉

長野県長野市大字栗田字舎利田711番地 新光電気工業株

式会社内

切発明者 田中

正人

長野県長野市大字栗田字舎利田711番地 新光電気工業株

式会补内

切出 顋 人 新光電気工業株式会社

弁理士 綿貫

隆夫 外1名

11 At 22

- 1. 発明の名称 半導体装置及びその製造方法
- 2. 特許額求の範囲
 - 半導体チップと回路パターンとがフリップ チップ法あるいはTAB方式によって接続され

四路パターンの前記半導体チップが指載された一方の面側が、半導体チップ、回路パターンを含めて一体的に樹脂封止され、

哲路パターンの他方の面に外部接続用の端子部が設けられたことを特徴とする半導体装置。

- 2. 外部接続用の娘子部等の所要観所を除いて、 国路パターンの値方の面が電気的結散性を有 するフィルムによって被覆されたことを特徴 とする額求項1記載の半導体数量。
- 3. 電気的絶縁性を有するペースフィルム上に 刺離可能に金属層が設けられた転写フィルム の金属層をエッチングして国路パターンを形成し、

該国路パターンにフリップチップ法あるい はTAB方式により半導体チップを接続し、

前記転写フィルムの平導体チップが搭載された一方の面側を、半導体チップ、図路パターンを含めて一体的に樹脂対止し、

前記ペースフィルムを封止機能から剥離除去することを特徴とする半導体装置の製造方法。

4. 電気的絶縁性を有するペースフィルム上に 国路パターンを形成し、

鉄回路パターンにフリップチップ法あるい はTAB方式により半導体チップを接続し、

前記ペースフィルムの半導体チップが搭収 された一方の面側を、半導体チップ、回路パ ターンを含めて一体的に樹脂對止し、

ベースフィルムをエッチングして、国路パターンのうち外部接続用の箱子都等の所要都 位を露出させることを特徴とする半導体装置 の製造方法。

5. 金属ペース上に金めっき層等の非エッチン

特開平3-94460(2)

グ金属層により回路パターンを形成し、

該国路パターンにフリップチップ協あるい はTAB方式によって手導体チップを接続し、 金属ベースの手導体チップが搭載された一

金属ペースの平準体チップが搭載された一方の面側を、半導体チップ、回路パターンを 含めて一体的に側距対止し、

信配金属ペースのみをエッチング除去する ことを特徴とする半導体装置の製造方法。

6. 食具ベース上にフリップチップ法あるいは TAB方式により半導体チップを接続搭載し、 食属ベースの半導体チップが搭載された一 方の到例を、半導体チップ、TABテープを 合めて一体的に機能対止し、

金属ペースの露出面にレジストパターンを 設けて金属ペースをエッチングすることによって回路パターンを形成することを特徴とす る半導体装置の製造方法。

3. 発明の詳細な説明

(直集上の利用分野)

. 本発明は半導体チップ及び所要の回路部品等が 一体的に樹脂封止されて提供される半導体装証及びその製造方法に関する。

(促来技術)

半導体装置は電子装置をはじめきわめて多種類の製品にひろく利用されており、ICカードといった小形製品にも利用されるようになっている。

これら製品で用いられる半部体装置の実装方式 には、パッケージに半球体チップを搭載してパッ ケージごと回路基板に実装するパッケージ方式と、 回路基板に半導体チップをじかに接続するペアチップ方式とがある。

前記のパッケージ方式の場合は、パッケージ内 に半導体チップが封止されて保護されているので、 取り扱いがきわめて容易であり、実装が容易にで き、また耐機境性に優れている等の特徴がある。

これに対し、ベアチップ方式は回路基板にじか に半導体チップを接続するから、小面積で実装で き、高密度実装が可能になるという特徴がある。

(発明が解決しようとする課題)

上記のように、国路基板等に半導体チップを搭

載する方法には、パッケージ方式あるいはベアチップ方式があるが、いずれも半導体チップ等のそれぞれ別体に作成した都品を別々に実装しているため、製造工数が複雑になって装置の信頼性が劣ること、装置の小形化が制限されること等の問題 点があった。

また、半導体チップは国路基板等の鉄線用基板 に実装されるから、ICカードのようなきわめて存 港に影成される装置においては基板の厚さが奪形 化を駆むという問題点があった。

そこで、本発明は上記問題点を解消すべくなされたものであり、その目的とするところは、半導体チップと国際部品等を容易に一体的に搭載することができる。製造コストを下げることができると共に、製造コストを下げることができると共に、製造コストを下げることによって不良品の発生率を低下させ、製量の値級性を高めることができ、また、装置の小形化、容形化が速成でもで変更を転しまうとするものである。

(課題を解決するための手段)

本務明は上記目的を達成するため次の轄成をそ なえる。

すなわち、半線体チップと回路パターンとがフリップチップ法あるいはTAB方式によって接続され、回路パターンの前記半導体チップが搭載された一方の回偏が、半導体チップ、回路パターンの他方の面に外部接続用の端子部が設けられたことを特徴とする。また、前記外部接続用の端子部が低力の面に外部を除いて、回路パターンの他方の面が低気的組織性を有するフィルムによって被置されたことを特徴とする。

また、その製造方法においては、電気的結果性を有するペースフィルム上に剥離可能に金属層が設けられた転写フィルムの金属層をエッチングして回路パターンを形成し、放回路パターンにフリップチップ法あるいはTAB方式により半導体チップを接続し、前記転写フィルムの半導体チップが搭載された一方の面側を、半導体チップ、回路

转即平3-94460(3)

パターンを含めて一体的に機励封止し、能配ペー スフィルムを封止街職から彩離職去することを特 徴とし、また、電気的絶縁性を有するペースフィ ルム上に自路パターンを形成し、鉄回路パターン にフリップチップ法あるいはTAB方式により単 導体チップを接続し、前記ペースフィルムの半導 体チップが搭載された一方の面倒を、半遺体チッ プ、国路パターンを含めて一体的に樹脂封止し、! ベースフィルムをエッチングして、目路パターン のうち外部接続用の嫡子部等の所要部位を奪出さ せることを特徴とし、また、金属ペース上に金め っき履等の非エッチング金属圏により図路パター ンを形成し、鉄回路パターンにフリップチップ法 あるいはTAB方式によって半導体チップを接続 し、金属ペースの半導体チップが搭載された一方 の面似を、半導体チップ、回路パターンを含めて 一体的に樹脂封止し、前記金属ペースのみをエッ チング除去することを特徴とし、また、金属ペー ス上にフリップチップ法あるいはTAB方式によ り半導体チップを接続搭載し、金属ペースの半導

休チップが搭載された一方の面側を、半導体チップ、TABテープを含めて一体的に機闘對止し、 金属ペースの露出面にレジストパターンを設けて 金属ペースをエッチングすることによって目野パターンを形成することを特徴とする。

(実施例)

以下本発明の好遊な実施例を添付図面に基づい て詳細に説明する。

〔郑1 实施例〕

第1 図は本発明に係る半導体数量の製造方法を 示す説明図である。この製造方法においては転写 フィルムを用いることを特徴とする。

軽写フィルムはペースフィルム上に金属剤を剥削可能に接合したものであるが、第1回(4)は軽写フィルム10の金属層にレジストパターンを形成した後、エッチングを施して回路パターン12を形成した状態を示す。回路パターン12は半導体チップが接続されるボンディング部及び信号線路、夕路路最接線部、外部接続用の粒子都等を含む。

14は転写フィルムのペースフィルム、15は

利能型、16は金属圏である。金属圏16として は電解網督が好適に利用でき、ベースフィルム1 4に電解網督の韓面側を接合することにより転写 フィルムとすることができる。

第2図に電解網額を用いた転写フィルム10の 拡大図を示す。図のように、電解網額はその表面 が複雑な四凸が形成された型面に形成されるから、 粗固を封止機脂餌にして検述する機能對止を行う ことにより、表面の凹凸によるアンカー効果によって図路パターン12と封止機脂が強固に接合す るという利点がある。

第1図のは国路パターン12に平塚体チップ18と国路部品20を接続した状態を示す。ここではフリップチップ法によって平塚体チップ18を接続する例を示す。この場合は平塚体チップ18にはあらかじめパンプ19を形成しておき、国路パターン12のボンディング部とパンプ18を位置合わせし、半塚体チップ18を加圧、加熱して接続する。

なお、半導体チップ18を確実にポンディング

するため、半部体チップ18が接合される回路パターン12のポンディング部にはあらかじめ平滑 処理および全めっき等の表面処理を放すようにす るとよい。四路部品20ははんだ付け等によって 接合する。

次に、半導体チップ18が搭載されたベースフィルム14の片面側のみ機能対止する。22は対止機器である。

次に、転写フィルム10のペースフィルム14 を封止機能22から剥離する。これにより、国路パターン12が露出する。転写フィルム10の金属層16に上記の電解網額を用いた場合は、金属層16の範囲が露出する。

得られた半導体数量の国路パターン12の接点 部に金かっきを施し、突数用のモジュールとして 電子装置等に搭載する。

また、単体として利用するような場合は、第1 図40のように第子部24を除く範囲に電気的絶象 性を有する保護コーティング26を施して図路パ ターン12を保護するようにするとよい。

特開平3~94460(4)

なお、上記実施例では、フリップチップ法によって半導体チップを接続したが、TAB方式によって半導体チップを接続する場合も同様にして製造することができる。

第3図にTAB方式による製造方法を示す。図で27がTABテープである。TABテープ27はバンプ19によって半速体チップ18に一括ボンディングされ、インナーリード部分が樹脂封止される。28は封止樹屋である。

TABテープ17が接続された半導体チップ18は第3回公に示すように、転写フィルム10の国路パターン12に合わせて接続される。第3回公は、TABテープ27を介して半導体チップ18を接続した後、回路部品20等を搭載して援助対止した状態を示す。視脳対止後は、ベースフィルム14を剥離し、上記実施例と同様の方法にしたがって製造する。

(第2实施例)

第4個は本発明に係る半導体装置の第2の製造 方法を示す説明因である。この製造方法ではFPC(

子都24には接点の信頼性を維持するため金めっ き等を施す。

こうして、半導体チップおよび所要の回路部品が一体的に樹脂封止された半導体装置が得られる。 この実施例の半導体装置は、回路パターン12が ベースフィルム30によって被覆され、ベースフィルム30が前述した保護コーティングを兼ねている。

この実施例の場合も前述した第1 実施例と同様 にTAB方式によって半導体チップを搭載するこ とができる。

なお、FPC を形成する際の金属層としては、前述した第1実施例と同様に表面が粗面に形成される電解網額が使用できる。電解網額を使用することにより回路パターンと封止機関22とが強固に接合できるという利点がある。

(第3実施例)

第5回は本発明に係る半導体装置の第3の製造 方法を示す説明調である。この製造方法では金属 ペースを用いることを特徴とする。 Flexible printed circuit) を用いて製造することを特徴とする。

が4回回はペースフィルム30に回路パターン 12を形成してFPCを形成した状態を示す。ペー スフィルム30にはポリイミド等の電気的絶象性 を有するフィルムを用いる

次に、回路パターン12に半導体チップ18および回路部品20を搭載する(第4図(b))。半導体チップ18は上記実施例と同様にフリップチップ法によって接続する。このため、半導体チップ18にはあらかじめパンプ19を形成し、回路パターン12のボンディング部に位置合わせして接続する。

次に、半導体チップ18が搭載されているベースフィルム30の片面側を樹脂封止する(第4図(d)。

次に、ベースフィルム30を部分的にエッチング除去し、回路パターン12のうち増子都等の必要個所を酵出させる。第4回仰で24はベースフィルム30を除去して形成した菓子部である。場

第5回回で32は蒋平板状に形成した金属ペースで、まず。この金属ペース32上に所定国路パターンにしたがって金めっき層34を設ける。

次いで、企めっき層34に半導体チップ18を フリップチップ法によって接続する。同時に所要 の回路部品20を搭載する(第5回(b))。

次に、半導体チップ18および回路部品20、 金めっき潤34を樹脂対止する(第5図4)。

次に、金属ペース32全体をエッチングして除去する。金めっき間34はエッチングの際に除去されないから、エッチング後は対止機能22の表面に金めっき層34が露出する。これによって、金めっき周34からなる回路パターンに平導体チップ18および回路部品20等が接続されて封止された半導体装置が得られる。

第5回切は、娘子郎24を除いて、金めっき暦 34を保護する保護コーティング26を施した状態である。

この実施例の製造方法では、金属ペース32を エッチングで除去するから、金属ペース32とし (10)

特閣平3-94460(5)

てはエッチングによって溶解除去しやすい金属、 たとえば銅等を用いるのがよい。また、回路パタ ーンは金めっきに限らず、金属ペース32をエッ チング除去する際に促されない金属を用いればよ く、非エッチング金属層として形成すればよい。

第6回は、金属ベース32を用いる他の製造方法を示す。この例ではTAB方式による接続例を経明する。

第6回回は金属ペース32とこれに接続する半 連体チップ18を示す。半導体チップ18にはあ らかじめTABテープ27を一括ボンディングし ておく。28はリードを保持するサポートリング であるが、このサポートリングはなくてもかまわ ない。

半導体チップ18は第6図(M)に示すようにTABテープ27を介して金属ベース32の所定位置に接続する。また所要の回路部品20を金属ベース32に位置決めして接合する。

次に、金属ペース32の上記半導体チップ18 および回路部局20等を搭載した片面側を錯韻封 止する。封止協盟22の下面側は金属ベース32 に被覆されているから、この金属ベース32の貸 出面にレジストパターン36を設け、金属ベース 32をエッチングして国路パターン32aを形成 する。第6図例は回路パターン32aを形成して 半導体チップ18と図路部島20等を所定パター ンで配線した後、囲路パターン32aを保護コー ティング26によって保護し、金めっきを施した 輪子部24を形成した状態を示す。

こうして、第5回切と同様に半導体チップ18 等の所要部品が組み込まれた半導体装置を得ることができる。

なお、この金属ペース32をエッチングして製造する方法においても、前述した電解網箔が金属ペースとして好適に使用でき、電解網箔の租回を封止機脂傾にすることによって回路パターン32 aと封止機脂22との接合性を向上させることができる。この場合、半導体チップ18の接続部にはあらかじめ平滑処理、金めっき等を施しておくのがよい。

また、この方法の場合もフリップチップ法で搭 較することが可能である。

以上、各実施例について説明してきたが、上記 各例ではいずれも、連続加工による量産が容易に 可能となる。

第7回は長尺状の転写フィルムを用いた加工例 を示す。

図で14は前記絵写フィルム10のペースフィルムで、ベースフィルム14上には国路パターンが繰り返しパターンで形成され、同時に各国路パターンに接続して検査用ライン40および電解めっきの認道をとるためのパスライン42が設けられる。

転写フィルムに対してはまず、金属層をエッチングして国路パターンおよび検査用ライン40、パスライン42を形成する。次に、所定部位にめっきを施し、手導体チップ、国路部品等を搭載し、樹園封止する。第7因は樹脂對止した状態を示す。 樹脂對止した後、ペースフィルム14を別離除去し、次いで對止樹脂22に保護コーティングを旅 す。この後、娘子部等に仕上げめっきを施し、検 査用ライン40等の不要部分を除去して各モジュ ールを瓜体に分離する。

モジュール部をあらかじめ検査する場合は、樹脂対止した後、検査用ライン40の短絡部分を打ち抜いて行う。図で44は回路を独立させるための打ち抜き部である。

こうして、半導体チップ、回路部品等が搭載されて樹脂封止された半導体数型が得られる。

この製造方法においては、上記のようにしてめっき処理等を含めて連続加工ができ、また製造途中において半導体装置の検査を行うことができ、 有効な製造力法とすることができる。

なお、FPC を用いる例等においても同様に連続 加工が可能である。

以上の各実施例で説明した半導体装置の製造方 法によれば、各種製品、用途に応じた機能を有す る半導体装置を製造することが容易にでき、各種 機器に搭載して所要の機能を発揮させることがで きる。

特開平3-94460(8)

また、得られた半導体装置を単体としてみた場合、半導体チップは回路パターンに接続されているのみで、回路基板を使用しないから、装置の小形化、移形化にきわめて有効である。これにより、ICカードのような小形製品にも容易に応用利用することが可能になる。

また、上記製造方法においてはフリップチップ 法あるいはTAB方式によって半球体チップを接 続しているから、半球体チップを接続する面積が 小さくて済み、高密度突装が可能となると共に、 さらに存形化を図ることができる。また、半導体 チップおよび国路部品等が構脂によって完全に封 止して提供されるから耐環境性も向上するという 利点がある。

以上、本発明について好適な実施例を挙げて種々説明したが、本発明はこの実施例に限定されるものではなく、発明の精神を逸脱しない範囲内で多くの改変を施し得るのはもちろんのことである。 (発明の効果)

本希明に係る半導体装置の製造方法によれば、

年導体チップ及び回路パターン等が製造時に一体的に視脳対止され、製造プロセスが効果的に簡略化でき、これによって半導体装置の信頼性を向上させることができると共に、製造コストを引き下げることが可能となる。また、各種製品、用途に応じた半導体装置が容易に得られ、半導体装置の小形化、標形化が達成でき、高密度実装が可能になる等の著効を奏する。

4. 図面の簡単な段明

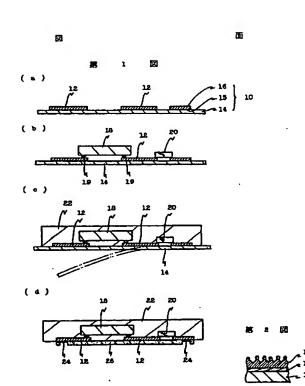
第1回は半導体数配の製造方法の第1の実施例を示す説明図、第2図は転写フィルムの新田園、第3図は半導体チップの他の搭載方法を示す説明図、第4図は半導体数配の製造方法の第2の実施例を示す説明図、第5図および節6図は第3の実施例および他の例を示す説明図、第7図は長尺状フィルムを用いた製造例を示す説明図である。

10・・・転写フィルム、 12・・・回路パターン、 14・・・ベースフィルム、 18・・・平導体チップ、 19・・・パンプ、 20・・・回路部品、 22・・・封止機窟、 24

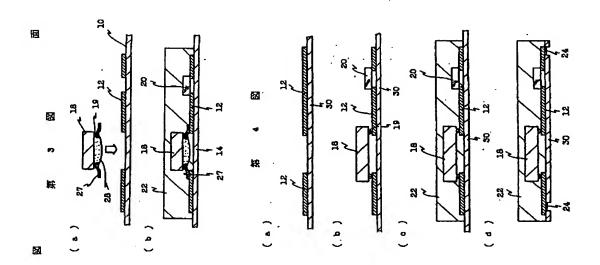
・・・ 粒子部、 26・・・保護コーティング、
27・・・TABチープ、 26・・・対止樹脂、
30・・・ベースフィルム、 32・・・金属ペース、 32 a・・・回路パターン、 34・・・金めっき層、 36・・・レジストパターン、
40・・・検査用ライン、 42・・・バスライン。

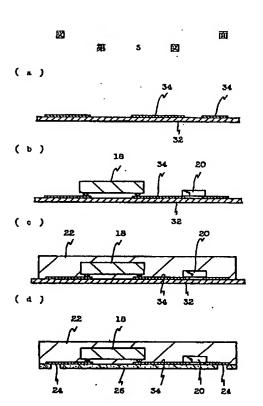
特許出順人

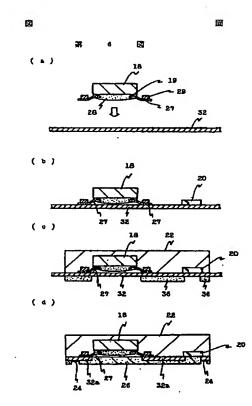
新光電気工業株式会社 代表者 井 上 直 夫 代理人(776 加考理 編 賞 隆



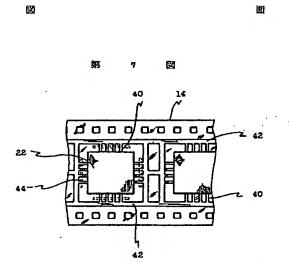
特閒平3-94460(7)







特閒平3-94460(8)



【公報種別】特許法第17条の2の規定による補正の掲載 【部門区分】第7部門第2区分 【発行日】平成9年(1997)6月6日

【公開番号】特開平3-94460

【公開日】平成3年(1991)4月19日

【年通号数】公開特許公報3-945

【出願番号】特願平1-231135

【国際特許分類第6版】

H01L 23/50

21/60 311

[FI]

H01L 23/50

R 7920-4E

21/60

311 R 8824-4E

乎 积 棚 正 誊

平成 8年 8月30日

[75]

1. 事件の表示

平 成 01年 特許順第231136号

2. 発明の名称

半導体装置及びその製造方法

3. 矯正をするな

事件との関係 4 件出额人

战野风县野市大字殿田字合和印7116地 新先電気工業株式会社 代表者 茂 木 淳 —

4. 代 班 人

守 3 B O 長野県長野市 中割所 3 丁目 1 2 番 9 クリエイセンタービル 電話 026 (228 グママル 2) 弁照上 続 貝 陸

5、核正命令の日付

白発

B.結正により増加する請求項の數

7. 補正の対象

明如春

8.補正の内容

別氏の通り



- 8. 福正の内容
- 1) 特許請求の範囲の概を別紙のように報正する。
- 2) 明都書館6頁館4行目~館8頁第5行目に、

「すなわち、半導体チップと回路パターンとが・・・回路パターンを形成 することを特徴とする。」

とあるのを吹のように得まする。

「すなわち、半導体チップと回路パターンとがフリップチップ法あるいは TAB方式によって接続され、面路パターンの前記半導体チップが移動さ れた一方の面側に、単導体チップおよび回路パターンが一体に樹脂封止さ れ、回路パターンの他方の質に外部接続用の娘子部が設けられたことを怜 世とする。

また、前記回路パターンの他方の面が、外部接続用の箱子部等の所要個 所を触いて、電気的絶縁性を育するフィルムによって被覆されたことを特

また、半導体装置の製造方法として、電気的総縁性を存するペースフィ ルム上に制度可能に金属圏が役けられた転写フィルムの金属層をエッチン がして関略パターンを形成し、 鉱団路パターンにフリップチップ法あるい はTAB方式により半導体チップを接続し、前記転写フィルムの平導体チ ップが搭載された一方の面倒に、卒業体チップおよび回路パターンを一体 に樹脂料止し、抑配ペースフィルムを耐止樹脂から銅雕除尖することを特

また、電気的絶縁性を育するペースフィルム上に回路パターンを形成し 、絵画路パターンにフリップチップ法あるいはTAB方式により平導体チ ップを挟続し、前記ペースフィルムの半導体チップが複雑された一方の面 例に、半導体チップおよび回路パターンを一体に樹脂対化し、前記ペース フィルムをエッチングして、回路パターンの他方の面に外部接続用の帽子 部等の所要部位を臨出させることを特徴とする。

また、金属ペース上に会国層により回路パターンを形成し、該回路パタ ーンにフリップチップ法あるいはTAB方式により半導体チップを接続し

特開平3-94460

、 町配金属ペースの半導体チップが構敢された一方の両側に、半導体チップ でおよび凹路パターンを一体に併取封止し、資配金属ペースを除去することを特徴とする。

また、金属ペース上にフリップチップ法あるいはTAB方式により半導体チップを搭載し、前配金属ペースの半導体チップが搭載された一方の面 関に、半導体チップおよびTABテープを一体に根別封止し、前配金属ペースをエッチングして回路パターンを形成することを特徴とする。」

装回路パターンにフリップチップはあるいはTAB方式に<u>より</u>半導体チップを接続し、

<u>前記</u>金属ベースの半郷体チップが搭載された一方の面倒<u>に</u>、半導体チップ<u>および</u>回路バターンを<u>一体に</u>倒距封止し、

前記金鷹ペー<u>スを除</u>去することを特徴とする半導体装置の製造方法。

6. 全属ペース上にフリップチップ法あるいはTAB方式により半導体チップを<u>基</u>載し、

<u>的記</u>金医ベースの半導体チップが搭載された一方の面値<u>に</u>、半導体チップ<u>および</u>TABテープ<u>を一体に</u>樹脂射止し、

<u>前記</u>金温ペー<u>スを</u>エッチング<u>して</u>国路パターンを形成することを特徴とする半導体装置の製造方法。」

特許錯求の範囲

「1. 半球体チップと回路パターンとがフリップチップ法あるいはTAB方式 によって接続され、

....

回路パターンの前配半導体チップが搭載された一方の面配<u>に</u>、半導体チップ<u>および</u>回路パターン<u>が一体に</u>樹脂動止され、

回路パターンの核方の面に外部接続用の端子部が登けられたことを特徴 とする単導体装管。

- 2. <u>回路パターンの他方の面が、</u>外部接続用の桌子部等の所要個所を除いて <u>電</u>気的終縁性を付するフィルムによって被覆されたことを特徴とする語 東項1記載の半導体装置。
- 電気的絶縁性を有するペースフィルム上に制酸可能に金属用が設けられた転写フィルムの金属層をエッチングして四陽パターンを形成し、

該回路パターンにフリップチップ法あるいはTAB方式により半導体チップを接続し、

的記転写フィルムの半導体チップが搭載された一方の面倒<u>に</u>、単導体チップ<u>および</u>回路パターン<u>を一体に</u>組脂針止し、

節記ペースフィルムを封止樹頭から興難除去することを特徴とする<u>本</u>磚 体装置の製造方法。

4. 電気的終緩性を存するペースフィルム上に回路パターンを形成し、 該回路パターンにフリップチップ法あるいはTAB方式により平導体チャップを接続し、

前記ペースフィルムの半導体チップが搭載された一方の面側<u>に</u>、半導体 チップ<u>および</u>同路パターン<u>を一体に</u>樹脂封止し、

<u>助記ペースフィルムをエッチングして、阿路パターンの他方の両に</u>外部 接続用の硝子部帯の所要部位を露出させることを特徴とする半導体装置の 製造方法。

5. 金属ペース上に金属局により御路パターンを形成し、